

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 6 日
Date of Application:

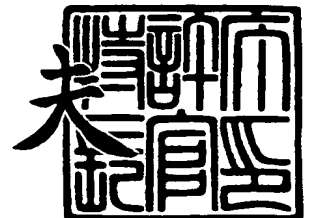
出 願 番 号 特 願 2 0 0 3 - 0 8 6 4 6 5
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 8 6 4 6 5]

出 願 人 三 洋 電 機 株 式 会 社
Applicant(s):

2 0 0 4 年 1 月 3 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 0 4 6 5 5

【書類名】 特許願

【整理番号】 KGA1030029

【提出日】 平成15年 3月26日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/30

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 新井 啓之

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 茂木 修治

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 木村 毅

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 徳永 哲也

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

【代理人】

 【識別番号】 100071283

 【弁理士】

 【氏名又は名称】 一色 健輔

【選任した代理人】

【識別番号】 100084906

【弁理士】

【氏名又は名称】 原島 典孝

【選任した代理人】

【識別番号】 100098523

【弁理士】

【氏名又は名称】 黒川 恵

【手数料の表示】

【予納台帳番号】 011785

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 蛍光表示管駆動回路

【特許請求の範囲】

【請求項 1】 フィラメントと、グリッド電極と、セグメント電極と、を有する蛍光表示管に対して、前記フィラメントをパルス状のフィラメントパルス電圧にてパルス駆動するためのフィラメント駆動手段と、前記グリッド電極を駆動するためのグリッド駆動手段と、前記セグメント電極を駆動するためのセグメント駆動手段と、を有する前記蛍光表示管駆動回路であって、

前記フィラメントパルス電圧のレベルが固定されたことを検出し、前記検出した結果を表す検出信号を出力する検出手段と、

前記検出信号に基づき、前記フィラメント、前記グリッド電極又は前記セグメント電極の少なくとも一つの駆動を停止するように、前記フィラメント駆動手段、前記グリッド駆動手段、前記セグメント駆動手段の出力を制御する制御手段と、

を有することを特徴とする蛍光表示管駆動回路。

【請求項 2】 前記制御手段は、

前記検出信号に基づき、前記フィラメントパルス電圧又は前記グリッド電極を駆動するための電圧又は前記セグメント電極を駆動するための電圧の少なくとも一つのレベルが、駆動を停止する一方のレベルとなるように、前記フィラメント駆動手段、前記グリッド駆動手段、前記セグメント駆動手段の出力を制御することを特徴とする請求項 1 に記載の蛍光表示管駆動回路。

【請求項 3】 前記制御手段は、

前記検出信号に基づき、前記フィラメント駆動手段、前記グリッド駆動手段又は前記セグメント駆動手段の少なくとも一つの出力をハイインピーダンス状態とすることを特徴とする請求項 1 に記載の蛍光表示管駆動回路。

【請求項 4】 前記蛍光表示管駆動回路は、

前記検出信号に基づいて、前記フィラメントパルス電圧のレベルが固定されたことを通知するための信号を出力する手段を有することを特徴とする請求項 1 乃至 3 のいずれかに記載の蛍光表示管駆動回路。

【請求項 5】 前記蛍光表示管駆動回路は、半導体集積回路であり、前記フィラメント駆動手段の出力に基づき前記フィラメントパルス電圧を生成するスイッチング素子を外部に接続可能とすることを特徴とする請求項 1 乃至 4 のいずれかに記載の蛍光表示管駆動回路。

【請求項 6】 前記フィラメント駆動手段の出力に基づき前記フィラメントパルス電圧を生成するスイッチング素子を有することを特徴とする請求項 1 乃至 4 のいずれかに記載の蛍光表示管駆動回路。

【請求項 7】 前記蛍光表示管駆動回路は、半導体集積回路であり、前記スイッチング素子を外部に接続したことを特徴とする請求項 6 に記載の蛍光表示管駆動回路。

【請求項 8】 前記蛍光表示管駆動回路は、前記スイッチング素子を集積化した半導体集積回路であることを特徴とする請求項 6 に記載の蛍光表示管駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、蛍光表示管の信頼性を向上させる蛍光表示管駆動回路に関する。

【0002】

【従来の技術】

蛍光表示管 (Vacuum fluorescent Display、以下、VFD と称す) は、真空容器の中で、フィラメントと呼ばれる直熱形カソードに電圧を印加してフィラメントを発熱させることにより熱電子を放出させ、その熱電子をグリッド電極にて加速させてアノード (セグメント) 電極上の蛍光体に衝突発光させることにより所望のパターンを表示する自発光型の表示デバイスのことである。VFD は、視認性、多色化、低動作電圧、信頼性 (耐環境性) などの面において優れた特徴を有しており、自動車用、家電用、民生用など様々な用途・分野において利用されている。

【0003】

ここで、VFD では、フィラメントやその配線に関して短絡や断線が生じる場

合や、フィラメント又はその配線と他の電極（グリッド電極やセグメント電極）の配線との間で短絡が生じる場合、又は、フィラメントを駆動する素子が故障する場合などにおいて、フィラメントに係る異常な状態を放置したままでは、フィラメントが損傷したり、フィラメントの発火を招く危険性が生じる。そのため、VFDに対して、フィラメントに係る異常な状態を速やかに検出するとともに、異常時の所定の処理（例えば、フィラメントの駆動を停止する等）を速やかに行う仕組みが求められている。

【0004】

図6は、前述した仕組みの一つとして、フィラメント11に印加されるフィラメントパルス電圧の異常を検出処理する従来の仕組みを説明する図である。なお、同図では、フィラメント11に電圧を印加する方式として、フィラメントの通常の定格電圧と比べてかなり高い直流電圧をチョッピングしたパルス電圧（以下、フィラメントパルス電圧と称す）を印加するパルス駆動方式を用いた例を示している。すなわち、パルス駆動方式は、フィラメントパルス電圧が高電位側に固定されるといった異常が発生した場合、他の方式（直流（DC）駆動方式、交流（AC）駆動方式）と比べて、フィラメント11の損傷や発火等の進行が早いので、フィラメントパルス電圧の異常を速やかに検出処理することが求められる。

【0005】

図6において、マイコンなどの外部コントローラ40は、所望のデューティ比に設定されたパルス駆動信号をフィラメント駆動回路110に出力する。そして、フィラメント駆動回路110は、外部コントローラ110から受信したパルス駆動信号に基づくスイッチング動作によって、フィラメント11駆動用の電源電圧からフィラメントパルス電圧を生成し、フィラメント11に印加する。

【0006】

ここで、外部コントローラ40では、フィラメント11に印加されるフィラメントパルス電圧に関して、例えば、フィラメントパルス電圧のパルス幅や電圧レベルを検出するための検出手段が備わっている。外部コントローラ40は、前記検出手段によって検出されたフィラメントパルス電圧のパルス幅や電圧レベルに応じて、フィラメント駆動回路110に出力するパルス駆動信号のデューティ

比の設定を調整するといったフィードバック制御を行っていた。

【0 0 0 7】

なお、前述したような従来の仕組みは、例えば、以下に示す特許文献 1 に開示されている。

【0 0 0 8】

【特許文献 1】

特開 2 0 0 2 - 1 0 8 2 6 3 号公報

【0 0 0 9】

【発明が解決しようとする課題】

従来のフィラメントパルス電圧の異常を検出する仕組みでは、外部コントローラ 4 0 が、フィラメントパルス電圧のパルス幅や電圧レベル等を検出し、その検出した値に応じて、フィラメントパルス電圧に対して所望のフィードバック制御を行っている。しかしながら、このことは、外部コントローラ 4 0 における処理負荷を増大させる要因となっていた。また、外部コントローラ 4 0 は、自身の処理負荷の増大によって、フィラメントパルス電圧の異常検出処理にかなりの時間を要してしまい、フィラメント 1 1 の損傷や発火などに至らしめるという問題点を有していた。

本発明は、以上のような経緯に基づいてなされたものであり、V F D の信頼性を向上させる V F D 駆動回路を提供することである。

【0 0 1 0】

【課題を解決するための手段】

前記課題を解決するための主たる本発明は、フィラメントと、グリッド電極と、セグメント電極と、を有する蛍光表示管に対して、前記フィラメントをパルス状のフィラメントパルス電圧にてパルス駆動するためのフィラメント駆動手段と、前記グリッド電極を駆動するためのグリッド駆動手段と、前記セグメント電極を駆動するためのセグメント駆動手段と、を有する前記蛍光表示管駆動回路であって、

前記フィラメントパルス電圧のレベルが固定されたことを検出し、前記検出した結果を表す検出信号を出力する検出手段と、

前記検出信号に基づき、前記フィラメント、前記グリッド電極又は前記セグメント電極の少なくとも一つの駆動を停止するように、前記フィラメント駆動手段、前記グリッド駆動手段、前記セグメント駆動手段の出力を制御する制御手段と、を有することを特徴とする蛍光表示管駆動回路。

【0011】

なお、前述した「検出手段」とは、後述の「異常検出手段」であり、前述の「検出信号」として後述の「異常検出信号」を出力する。

【0012】

本発明に係る蛍光表示管駆動回路は、前述したような特徴を有することによって、蛍光表示管のフィラメントに印加されるフィラメントパルス電圧の異常検出処理を、従来のように外部コントローラの処理を介在させることなく蛍光表示管駆動回路において行うことができる。このことは、フィラメントパルス電圧の異常検出処理を速やかに行えることが可能となり、フィラメントの損傷や発火などの進行を抑制することができる。

【0013】

なお、前述した本発明に係る特徴において、フィラメント駆動手段のみを停止する場合とは、例えば、フィラメントパルス電圧の異常の原因として、フィラメント又はその配線に関して短絡や断線が生じる場合に該当する。また、グリッド駆動手段又はセグメント駆動手段のみを停止する場合とは、例えば、フィラメントパルス電圧の異常の原因として、フィラメントのパルス駆動は停止しているものの、グリッド電圧又はセグメント電圧に異常が発生し、グリッド電極又はセグメント電極の配線がフィラメント又はその配線と短絡する場合に該当する。

【0014】

このようにして、本発明に係る蛍光表示管駆動回路は、蛍光表示管の信頼性（特に、蛍光表示管のフィラメントに対する信頼性）を向上させることができる。

【0015】

本発明の他の特徴については、添付図面及び本明細書の記載により明らかにする。

【0016】

【発明の実施の形態】

=== 開示の概要 ===

以下の開示により、少なくとも次のことが明らかにされる。

フィラメントと、グリッド電極と、セグメント電極と、を有する蛍光表示管に対して、前記フィラメントをパルス状のフィラメントパルス電圧にてパルス駆動するためのフィラメント駆動手段と、前記グリッド電極を駆動するためのグリッド駆動手段と、前記セグメント電極を駆動するためのセグメント駆動手段と、を有する前記蛍光表示管駆動回路であって、前記フィラメントパルス電圧のレベルが固定されたことを検出し、前記検出した結果を表す検出信号を出力する検出手段と、前記検出信号に基づき、前記フィラメント、前記グリッド電極又は前記セグメント電極の少なくとも一つの駆動を停止するように、前記フィラメント駆動手段、前記グリッド駆動手段、前記セグメント駆動手段の出力を制御する制御手段と、を有する。

【0017】

なお、前述した「検出手段」とは、後述の「異常検出手段」であり、前述の「検出信号」として後述の「異常検出信号」を出力する。

【0018】

本発明に係る蛍光表示管駆動回路は、蛍光表示管のフィラメントに印加されるフィラメントパルス電圧の異常検出処理を、従来のように外部コントローラの処理を介在させることなく蛍光表示管駆動回路において行うことができる。このことは、フィラメントパルス電圧の異常検出処理を速やかに行えることが可能となり、フィラメントの損傷や発火などの進行を抑制することができる。

【0019】

なお、前述した本発明に係る特徴において、フィラメント駆動手段のみを停止する場合とは、例えば、フィラメントパルス電圧の異常の原因として、フィラメント又はその配線に関して短絡や断線が生じた場合に該当する。また、グリッド駆動手段又はセグメント駆動手段のみを停止する場合とは、例えば、フィラメントパルス電圧の異常の原因として、フィラメントのパルス駆動は停止しているものの、グリッド電極を駆動するための電圧（グリッド電圧）又はセグメント電極

を駆動するための電圧（セグメント電圧）に異常が発生し、グリッド電極又はセグメント電極の配線がフィラメント又はその配線と短絡する場合に該当する。

【0020】

このようにして、本発明に係る蛍光表示管駆動回路は、蛍光表示管の信頼性（特に、蛍光表示管のフィラメントに対する信頼性）を向上させることができる。

【0021】

本発明の第2の態様について、前記制御手段は、前記検出信号に基づき、前記フィラメントパルス電圧又は前記グリッド電極を駆動するための電圧又は前記セグメント電極を駆動するための電圧の少なくとも一つのレベルが、駆動を停止する側のレベルとなるように、前記フィラメント駆動手段、前記グリッド駆動手段、前記セグメント駆動手段の出力を制御する。

このようにして、本発明に係る蛍光表示管駆動回路は、フィラメントパルス電圧の異常検出処理を速やかに行えることが可能となり、フィラメントの損傷や発火などの進行を抑制することができる。すなわち、蛍光表示管の信頼性を向上させることが可能となる。

【0022】

本発明の第3の態様について、前記制御手段は、前記検出信号に基づき、前記フィラメント駆動手段、前記グリッド駆動手段又は前記セグメント駆動手段の少なくとも一つの出力をハイインピーダンス状態とする。

このようにして、本発明に係る蛍光表示管駆動回路は、フィラメントパルス電圧の異常検出処理を速やかに行えることが可能となり、フィラメントの損傷や発火などの進行を抑制することができる。すなわち、蛍光表示管の信頼性を向上させることが可能となる。

また、本発明に係る蛍光表示管駆動回路は、フィラメントパルス電圧の異常の原因となったフィラメントパルス電圧、グリッド電圧又はセグメント電圧の少なくとも一つの異常に対して、自身の内部回路を保護することができる。

【0023】

本発明の第4の態様について、前記蛍光表示管駆動回路は、前記検出信号に基づいて、前記フィラメントパルス電圧のレベルが固定されたことを通知するため

の信号を出力する手段を有する。

ここで、前述した「フィラメントパルス電圧のレベルが固定されたことを通知するための信号」とは、後述の外部コントローラに対して出力する「異常検出フラグANF」のデータのことである。

このように、本発明に係る蛍光表示管駆動回路は、前記信号を外部コントローラに送信することによって、フィラメントパルス電圧の異常検出処理についての可観測性を向上させることができる。

【0024】

本発明の第5の態様について、前記蛍光表示管駆動回路は、半導体集積回路であり、前記フィラメント駆動手段の出力に基づき前記フィラメントパルス電圧を生成するスイッチング素子を外部に接続可能とする。

なお、前述した「スイッチング素子」とは、例えば、Pch-MOS型FETやNch-MOS型FETであり、本発明に係る蛍光表示管駆動回路は、このようなスイッチング素子を外部に接続可能とするインターフェース（後述のFPCON端子）を備えるようにしてもよい。

【0025】

本発明の第6の態様について、前記フィラメント駆動手段の出力に基づき前記フィラメントパルス電圧を生成するスイッチング素子を有する。

【0026】

このように、本発明では、蛍光表示管駆動回路を用いた様々なアプリケーション回路（例えば、蛍光表示管モジュール）に対して、前述したようなスイッチング素子を備えるようにしてもよい。好ましくは、本発明の第7の態様について、前記蛍光表示管駆動回路は、半導体集積回路であり、前記スイッチング素子を外部に接続してもよいし、本発明の第8の態様について、前記蛍光表示管駆動回路は、前記スイッチング素子を集積化した半導体集積回路としてもよい。

【0027】

=== 実施例 ===

以下、本発明の実施の形態を図面に基づいて具体的に説明する。

【0028】

＜システム構成＞

図1は、本発明に係る一実施形態であるVFD駆動回路20を含めたシステムの概略構成図である。同図に示すVFD駆動回路20では、フィラメント11に電圧を印加する方式としてパルス駆動方式を採用する。パルス駆動方式とは、フィラメント11の通常の定格電圧と比べてかなり高い直流電圧をチョッピングしたパルス電圧（以下、フィラメントパルス電圧と称す）をフィラメント11に印加する方式のことである。

【0029】

また、同図に示すVFD駆動回路20は、グリッド電極12及びセグメント電極13の駆動としてダイナミック駆動方式を採用し、グリッド電極12による表示桁数を”2”桁とし（このようなグリッド電極12の形態は、”1/2デューティ”と呼ばれている。）、セグメント数を”90”とする。なお、本発明に係るVFD駆動回路20は、前述したグリッド数（2桁）及びセグメント数（90セグメント）に限定されるものではなく、また、グリッド電極12及びセグメント電極13の駆動を、ダイナミック駆動方式又はスタティック駆動方式の少なくともいずれかを組み合わせた駆動方式としてもよい。例えば、スタティック駆動方式を採用した場合は、セグメント数分のセグメント電極13と、一つのグリッド電極12にて全ての桁表示を行う。この場合、一つのグリッド電極12には、一定の電圧（グリッド電圧）が印加される。

【0030】

なお、ダイナミック駆動方式及びスタティック駆動方式の概要としては、例えば、産業図書発行の「ディスプレイ技術シリーズ 蛍光表示管8.2 基本的駆動回路（154頁～158頁）」に記載されている。

【0031】

つぎに、VFD駆動回路20の周辺回路に関して、VFD10、外部発振器30、外部コントローラ40、スイッチング素子50を順に説明する。

VFD10は、フィラメント11、グリッド電極12、セグメント（アノード）電極13によって構成される。フィラメント11は、VFD駆動回路20からスイッチング素子50を介してフィラメントパルス電圧が印加されることによっ

て加熱され、熱電子を放出する。グリッド電極 1 2 は、桁選択用の電極として作用し、フィラメント 1 1 から放出された熱電子を加速もしくは遮断する。セグメント電極 1 3 は、セグメント選択用の電極として作用する。なお、セグメント電極 1 3 の表面上には、表示すべきパターンの形状にて蛍光体が塗布されており、グリッド電極 1 2 にて加速された熱電子を、その蛍光体に衝突発光させることによって、所望のパターンが表示されることになる。

【 0 0 3 2 】

また、V F D 1 0 では、グリッド電極 1 2 からは各桁ごとに独立して別々にリード線が引き出される一方、セグメント電極 1 3 からは各桁ごとに対応するセグメントどうしを共通に内部接続してリード線が引き出される。これらのグリッド電極 1 2 及びセグメント電極 1 3 から引き出されたリード線は、それぞれ V F D 駆動回路 2 0 の対応する出力端子（グリッド出力端子は G 1 ～ G 2、セグメント出力端子は S 1 ～ S 4 5）と接続される。

【 0 0 3 3 】

外部発振器 3 0 は、抵抗 R や容量素子 C などによって構成される R C 発振手段であり、V F D 駆動回路 2 0 の発振器用端子（O S C I 端子、O S C O 端子）と接続されることにより、R C 発振回路を構成する。なお、外部発振器 3 0 は、固有の発振周波数を有する水晶振動子やセラミック振動子などとし、自走発振手段としての水晶又はセラミック発振回路を構成するようにしてもよい。また、外部発振器 3 0 は、他走発振用のクロック信号を V F D 駆動回路 2 0 に供給する他走発振手段としてもよい。

【 0 0 3 4 】

外部コントローラ 4 0 は、V F D 駆動素子を含まないマイコンなどであり、シリアルデータ転送用のデータバスを介して V F D 駆動回路 2 0 と接続されており、所定のデータ転送フォーマットにて、V F D 1 0 を駆動するために必要な信号を V F D 駆動回路 2 0 に送信する。なお、外部コントローラ 4 0 と V F D 駆動回路 2 0 との間のデータ転送としては、前述したシリアルデータ転送に限らず、パラレルデータ転送としてもよい。

【 0 0 3 5 】

スイッチング素子50は、PchのMOS型FETであり、そのゲート端子が、後述するパルス駆動信号を出力するVFD駆動回路20のFPCON端子と接続されている。なお、スイッチング素子50としては、PchのMOS型FETに限定されず、例えば、NchのMOS型FETによる構成としてもよいし、NchのMOS型FETとPchのMOS型FETを組み合わせた構成としてもよい。また、スイッチング素子50は、VFD駆動回路20のFPCON端子から供給されるパルス駆動信号に応じてオン／オフ（スイッチング）動作することによって、フィラメント11駆動用の電源電圧VFLから、VFD10のフィラメント11に印加するフィラメントパルス電圧を生成する。

【0036】

なお、図1に示されているVFD駆動回路20のFPR端子は、スイッチング素子50の入出力特性に応じて、FPCON端子から出力されるパルス駆動信号の極性を設定するための入力端子であり、例えば、図1に示すように、スイッチング素子50にPch-MOS型FETを採用した場合には、FPR端子に電源電圧VDD（“H”固定）を接続する。また、スイッチング素子50にNch-MOS型FETを採用した場合には、FPR端子を接地（“L”固定）する。

【0037】

図2は、外部コントローラ40とVFD駆動回路20との間のデータ転送フォーマットについてのタイミングチャートである。同図に示すように、データ転送フォーマットとしては、グリッド電極G1に関するシーケンス（以下、G1シーケンスと称す）と、グリッド電極G2に関するシーケンス（以下、G2シーケンスと称す）と、を有する。なお、データ転送フォーマットは、前述したフォーマットに限定されず、例えば、G1シーケンス及びG2シーケンスを一回のシーケンスにて実行してもよい。

【0038】

以下、G1シーケンスについて概略的に説明する。なお、G2シーケンスは、G1シーケンスと基本的に同様であるため説明を省略する。

まず、外部コントローラ40は、同期クロック信号CLと併せてVFD駆動回路20に付与されたバスアドレス（8ビット）をVFD駆動回路20に送信する

。VFD駆動回路20は、受信したバスアドレスが自身に付与されたバスアドレスか否かを識別する。そして、自身のバスアドレスであると識別すると、外部コントローラ40から受信したバスアドレスに付帯して送信される制御命令（後述のコントロールデータなど）を、自身への制御命令として受け付ける。このように、バスアドレスとは、個々のICに付与された固有のアドレスのことであり、外部コントローラ40と複数のICが同一のバスライン上に接続された実施形態において、外部コントローラ40が、同一のバスライン上の複数のICを制御するために用いられる。

【0039】

つぎに、外部コントローラ40は、チップイネーブル信号CEをアサート（Hレベルとする）してVFD駆動回路20をイネーブル（選択）状態とし、引き続いて、グリッド電極G1に関する45ビットの表示データ（D1～D45）、VFD駆動回路20の各制御に用いられる16ビットのコントロールデータ等を送信する。なお、16ビットのコントロールデータとしては、VFD10表示の輝度調整用データとしての10ビットのディマー調整データ（DM0～DM9）、グリッド識別子DD（例えば、グリッド電極G1の場合は”1”、グリッド電極G2の場合は”0”とする）等を有する。

【0040】

この後、外部コントローラ40は、チップイネーブル信号CEをネゲート（Lレベルとする）し、VFD駆動回路20をディセーブル（非選択）状態にするとともに、同期クロック信号CLの送信を停止し、G1シーケンスを完結することになる。

【0041】

<VFD駆動回路>

図3は、本発明に係るVFD駆動回路20のブロック図である。

VFD駆動回路20は、インターフェース部201、発振回路202、分周回路203、タイミング発生器204、シフトレジスタ205、コントロールレジスタ206、ラッチ回路207、マルチプレクサ208、セグメントドライバ209、グリッドドライバ210、ディマー制御手段211、フィラメントパルス

制御手段 2 1 2、異常検出手段 2 1 3 を有する。

【0 0 4 2】

インターフェース部 2 0 1 は、外部コントローラ 4 0 との間において、図 2 に示したようなデータの送受信を行うためのインターフェース手段である。

発振回路 2 0 2 は、外部発振器 3 0 が発振器用端子 (OSC I、OSC O) と接続されることによって、VFD 駆動回路 2 0 に関する基準クロック信号を生成する。この基準クロック信号は、分周回路 2 0 3 によって所定の分周数に分周され、タイミング発生器 2 0 4 に供給される。

タイミング発生器 2 0 4 は、分周回路 2 0 3 から供給された信号に基づいて、グリッド電極 G 1 ~ G 2 を駆動するための信号 (以下、グリッド駆動信号と称す) のタイミング等を決定する信号 (以下、内部クロック信号 A と称す) や、フィラメントパルス制御手段 2 1 2 において、パルス駆動信号のタイミング等を決定する信号 (以下、内部クロック信号 B と称す) などを出力する。

【0 0 4 3】

シフトレジスタ 2 0 5 は、前述した G 1 又は G 2 シーケンスごとにインターフェース部 2 0 1 にて受信した、4 5 ビットの表示データ (D 1 ~ D 4 5 又は D 4 6 ~ D 9 0)、1 6 ビットのコントロールデータをパラレルデータに変換し、コントロールレジスタ 2 0 6、ラッチ回路 2 0 7、フィラメントパルス制御手段 2 1 2 などに供給する。

【0 0 4 4】

コントロールレジスタ 2 0 6 は、シフトレジスタ 2 0 5 から供給される 3 2 (1 6 ビット×2) ビットのコントロールデータを格納する。なお、コントロールレジスタ 2 0 6 に格納されたコントロールデータには、ディマー調整データ (D M 0 ~ D M 9) が格納されている。このディマー調整データ (D M 0 ~ D M 9) は、ディマー制御手段 2 1 1 に供給されることになる。

【0 0 4 5】

ラッチ回路 2 0 7 は、シフトレジスタ 2 0 5 から供給された、グリッド電極 G 1 に関しての 4 5 ビットの表示データ (D 1 ~ D 4 5) 及びグリッド電極 G 2 に関しての 4 5 ビットの表示データ (D 4 6 ~ D 9 0) を保持する。すなわち、ラ

ッチ回路 2 0 7 は、グリッド電極 G 1 ~ G 2 の駆動に係る繰り返し周期ごとに、9 0 ビットの表示データ (D 1 ~ D 9 0) を保持することになる。

【0 0 4 6】

マルチプレクサ 2 0 8 は、グリッド電極 G 1 ~ G 2 それぞれを駆動するタイミングにて、ラッチ回路 2 0 7 にて保持されている 9 0 ビットの表示データ (D 1 ~ D 9 0) の中から、駆動する方のグリッド電極 G 1 又は G 2 に関する 4 5 ビットの表示データを選択し、セグメントドライバ 2 0 9 に供給する。

【0 0 4 7】

セグメントドライバ 2 0 9 は、マルチプレクサ 2 0 8 にて選択・供給された 4 5 ビットの表示データに基づいて、セグメント電極 S 1 ~ S 4 5 を駆動するための信号を形成し、セグメント電極 S 1 ~ S 4 5 に出力する。なお、セグメント電極 S 1 ~ S 4 5 を駆動するための信号としては、セグメント電極 S 1 ~ S 4 5 に印加する電圧 (以下、セグメント電圧) としてもよいし、セグメントドライバ 2 0 9 とセグメント電極 S 1 ~ S 4 5 の間に駆動素子を介在させ、その駆動素子へ供給する制御信号としてもよい (以下、前記セグメント電圧や前記制御信号を総称して、セグメント駆動信号と称す)。

【0 0 4 8】

グリッドドライバ 2 1 0 は、タイミング発生器 2 0 4 から供給される内部クロック信号 A に基づいて、グリッド駆動信号を形成し、グリッド電極 G 1 ~ G 2 に出力する。なお、グリッド電極 G 1 ~ G 2 を駆動するための信号としては、グリッド電極 G 1 ~ G 2 に印加する電圧 (以下、グリッド電圧) としてもよいし、グリッドドライバ 2 1 0 とグリッド電極 G 1 ~ G 2 の間に駆動素子を介在させ、その駆動素子へ供給する制御信号としてもよい (以下、前記グリッド電圧や前記制御信号を総称して、グリッド駆動信号と称す)。

【0 0 4 9】

ディーマー制御手段 2 1 1 は、コントロールレジスタ 2 0 6 から供給されるディーマー調整データ (DM 0 ~ DM 9) に基づき、グリッド駆動信号やセグメント駆動信号のデューティ比を調整可能とする。

【0 0 5 0】

フィラメントパルス制御手段212は、パルス駆動信号生成手段80は、タイミング発生器204から供給される内部クロック信号Bに基づいて、フィラメント11をパルス駆動するためのパルス駆動信号を形成し、FPCON端子を介してスイッチング素子50に出力する。また、フィラメントパルス制御手段212は、FPR端子から供給される信号に基づいて、パルス駆動信号の極性を設定することができる。

【0051】

異常検出手段213は、フィラメントパルス電圧のレベルが固定されたことを検出し、その検出した結果を表す異常検出信号を出力する。なお、異常検出信号のレベルは、フィラメントパルス電圧が通常どおりであれば”1”とし、フィラメントパルス電圧のレベルが固定されたことが検出された場合は”0”とする。

【0052】

このような異常検出手段213としては、例えば、DETIN端子から入力されるフィラメントパルス電圧の所定期間（例えば、各グリッド電極G1～G2を駆動する期間）あたりのパルス数をカウントし、そのカウントしたパルス数が基準パルス数（数パルス程度）以下であれば、フィラメントパルス電圧のレベルが固定されたこととして検出する手段としてもよい。

【0053】

また、異常検出手段213は、フィラメントパルス電圧を積分した直流化電圧のレベルが、フィラメントパルス電圧のレベルが固定されたことを示すレベルとなる期間を計測する。そして、前記計測した期間が、所定期間（例えば、グリッド電極G1～G2をそれぞれ駆動する期間の $408/3072 \div 0.133$ 倍程度）を越える場合に、フィラメントパルス電圧のレベルが固定されたこととして検出する手段としてもよい。なお、この場合は、スイッチング素子50におけるフィラメントパルス電圧の出力端子と、VFD駆動回路20のDETIN端子との間に積分手段としてのローパスフィルタ（不図示）を接続する。

【0054】

ところで、同図のVFD駆動回路20では、VFD表示を点灯可能な状態とする若しくは消灯するためのBLK端子を有している。BLK端子は、外部コント

ローラ 40 からデータを供給されるように接続される。例えば、BLK 端子に外部コントローラ 40 から "0" が供給された場合、VFD 表示を消灯させることができる。

【0055】

本発明に係る VFD 駆動回路 20 は、異常検出手段 213 の出力（異常検出信号）に基づき、セグメント電極 13、グリッド電極 12 又はフィラメント 11 の少なくとも一つの駆動を停止するように、セグメントドライバ 209、グリッドドライバ 210、フィラメントパルス制御手段 212 の出力を制御する制御手段を有する。

そこで、以下では、前述したような制御手段の制御対象となるセグメントドライバ 209、グリッドドライバ 210、フィラメントパルス制御手段 212 について、それぞれの動作を説明する。

【0056】

＜グリッドドライバ又はセグメントドライバの出力制御＞

まず、図 4 を用いて、異常検出信号（異常検出手段 213 の出力）に基づいたセグメントドライバ 209 又はグリッドドライバ 210 の動作について説明する。なお、以下では、セグメントドライバ 209 と同様な動作を行うグリッドドライバ 210 の説明は省略する。

【0057】

セグメントドライバ 209 は、同図に示すように、レベルシフト部 120 と、インバータ部 130 と、駆動信号出力部 140 と、を有する。なお、セグメントドライバ 209 は、前述した構成要素以外に、マルチプレクサ 208 にて選択・供給された表示データ（D1～D90）に基づいて、セグメント電極 13 を駆動するための信号 SX を生成する手段（不図示）を有している。また、前記生成手段は、異常検出手段 213 の出力としての異常検出信号のレベルが "0" となる場合、すなわち、フィラメントパルス電圧のレベルが固定された場合に信号 SX のレベルを "0" とする。

【0058】

レベルシフト部 120 は、信号 SX のレベルを、VFD 駆動回路 20 の内部動

作用の電源電圧VDDからフィラメント11駆動用の電源電圧VFLに対応するレベルにシフトされた信号をインバータ部130に出力する。

インバータ部130は、レベルシフト部120から入力された信号SXの極性を反転し、駆動信号出力部140に出力する。

駆動信号出力部140は、Pch-MOS型FETとNch-MOS型FETとの間に抵抗素子が接続される構成をとり、抵抗素子のPch-MOS型FET側の端子からセグメント駆動信号を出力する。

【0059】

ここで、Nch-MOS型FETゲート端子には、異常検出手段213の出力としての異常検出信号が入力されている。そのため、Nch-MOS型FETは、異常検出信号のレベルが”1”の場合（すなわち、通常の場合）にはオン状態となり、異常検出信号のレベルが”0”の場合（すなわち、フィラメントパルス電圧のレベルが固定されたことが検出された場合）にはオフ状態となる。

【0060】

一方、Pch-MOS型FETのゲート端子には、インバータ130の出力信号が入力されている。そのため、信号SXをインバータ部130にて極性反転した信号のレベルに応じて、Pch-MOS型FETは、オン状態／オフ状態が切り替わることになる。なお、異常検出信号のレベルが”0”の場合には、信号SXのレベル”0”をインバータ130を介して反転した”1”がPch-MOS型FETのゲート端子に入力されることになるので、Pch-MOS型FETは、オフ状態となる。

【0061】

すなわち、駆動信号出力部140は、異常検出手段213においてフィラメントパルス電圧が固定されたことが検出された場合、Pch-MOS型FET及びNch-MOS型FETは共にオフ状態となり、セグメント駆動信号のレベルをハイインピーダンス状態とすることが可能となる。

【0062】

このようにして、本発明に係るVFD駆動回路20は、グリッド電極12又はセグメント電極13の配線がフィラメント11又はその配線と短絡することで、

グリッド電圧又はセグメント電圧の異常によってフィラメントパルス電圧のレベルが固定された場合に、その異常検出処理として、グリッド駆動信号又はセグメント駆動信号の少なくとも一つのレベルをハイインピーダンス状態とする。

【0063】

なお、このような異常検出処理は、従来のように外部コントローラ40の処理を介在させることなくVFD駆動回路20において速やかに行うことができる。すなわち、本発明に係るVFD駆動回路20は、フィラメントパルス電圧の異常検出処理を速やかに行えることが可能となり、フィラメントの損傷や発火などの進行を抑制することができる。また、VFD10の信頼性、特に、VFD10のフィラメント11に対する信頼性を向上させることができる。

【0064】

ところで、前述した実施形態において、セグメントドライバ209（又は、グリッドドライバ210）は、フィラメントパルス電圧が固定されたことが検出された場合に、セグメント電極13（又はグリッド電極12）の駆動を停止する側のレベル（例えば、Lレベル）となるセグメント駆動信号（又は、グリッド駆動信号）を出力するようにしてもよい。ここで、セグメント駆動信号（又は、セグメント駆動信号）をLレベルとするには、例えば、前述した駆動信号出力部140において、Nch-MOS型FETを常時オン状態とすればよい。

【0065】

<フィラメントパルス制御手段の出力制御>

つぎに、図5を用いて、異常検出信号（異常検出手段213の出力）に基づいたフィラメントパルス制御手段212の動作について説明する。

フィラメントパルス制御手段212は、図5に示すような、パルス駆動信号生成手段80、パルス駆動信号極性設定手段100、などによって構成される。

【0066】

パルス駆動信号生成手段80は、タイミング発生器204から供給される内部クロック信号Bに基づいて、所定のデューティ比（パルス幅／パルス周期）を有するフィラメント11をパルス駆動するための信号（以下、パルス駆動信号と称す）を形成する。

【0067】

なお、このようなパルス駆動信号生成手段80としては、例えば、内部クロック信号Bに基づいて所定パルス周期の期間ごとにカウント動作を行うカウント手段と、前記カウント手段の出力としてのカウント値を所定パルス幅に対応したカウント値と比較する比較手段と、前記カウント手段及び前記比較手段の出力に基づいて、パルス駆動信号のエッジを形成するエッジ形成手段と、を有するような構成（不図示）となる。

【0068】

また、パルス駆動信号生成手段80は、異常検出手段213の出力としての異常検出信号が入力され、異常検出信号のレベルが”0”の場合には、パルス駆動信号のレベルがスイッチング素子50をオフするレベル（同図では、Hレベル）となるように制御する。

【0069】

パルス駆動信号極性設定手段100は、FPR端子から供給される信号のレベルに基づいて、パルス駆動信号生成手段80出力（パルス駆動信号）の極性を設定する。なお、図5に示す例では、パルス駆動信号極性設定手段100として、Ex-OR素子を採用している。

【0070】

ここで、Ex-OR素子では、パルス駆動信号生成手段80の出力（パルス駆動信号）とFPR端子から供給される信号レベル”1”との排他的論理和によって、スイッチング素子50（同図では、Pch-MOS型FET）のスイッチング特性に応じたパルス駆動信号を、FPCON端子を介してスイッチング素子50に出力する。それゆえに、異常検出信号のレベルが”0”の場合、パルス駆動信号のレベル”0”とFPR端子から供給される信号レベル”1”との排他的論理和”1”が、スイッチング素子50（同図では、Pch-MOS型FET）のゲート端子に入力され、スイッチング素子50がオフ状態となる。

【0071】

このようにして、本発明に係るVFD駆動回路20は、フィラメント11又はその配線が短絡することによって、フィラメントパルス電圧のレベルが固定され

た場合に、その異常検出処理として、フィラメント 11 のパルス駆動を停止する。

【0072】

なお、このような異常検出処理は、従来のように外部コントローラ 40 の処理を介在させることなく VFD 駆動回路 20 において速やかに行うことができる。すなわち、本発明に係る VFD 駆動回路 20 は、フィラメントパルス電圧の異常検出処理を速やかに行えることが可能となり、フィラメントの損傷や発火などの進行を抑制することができる。また、VFD 10 の信頼性、特に、VFD 10 のフィラメント 11 に対する信頼性を向上させることができる。

【0073】

なお、前述した実施形態において、フィラメントパルス制御手段 212 は、フィラメントパルス電圧が固定されたことが検出された場合に、フィラメント 11 をパルス駆動するためのパルス駆動信号のレベルをハイインピーダンス状態とするようにしてもよい。この場合、例えば、前述したパルス駆動信号極性設定手段 100 の出力側にトライステート出力の素子を接続し、異常検出信号に基づいて、トライステート出力の素子の出力をハイインピーダンス状態とするようにしてもよい。

【0074】

=== その他の実施形態 ===

なお、前述した実施形態において、異常検出手段 213 の出力としての異常検出信号に基づいて、フィラメントパルス電圧のレベルが固定されたことを通知するための異常検出フラグ ANF（例えば、正常時“1”、異常時“0”）を DO 端子を介して外部コントローラ 40 に出力してもよい。

このようにして、本発明に係る VFD 駆動回路 20 は、異常検出フラグ ANF を外部コントローラ 40 に送信することによって、フィラメントパルス電圧の異常検出処理についての可観測性を向上させることができる。

【0075】

また、前述した実施形態として、本発明に係る VFD 駆動回路 20 を用いた様々なアプリケーション回路（例えば、蛍光表示管モジュール）に対して、スイッ

チング素子 5 0 を備えるようにしてもよい。好ましくは、V F D 駆動回路 2 0 は、半導体集積回路とし、スイッチング素子 5 0 を外部に接続可能としてもよいし、集積化したスイッチング素子 5 0 を内蔵した半導体集積回路としてもよい。

【 0 0 7 6 】

【発明の効果】

本発明によれば、蛍光表示管の信頼性を向上させる蛍光表示管駆動回路を提供することができる。

【図面の簡単な説明】

【図 1】

本発明に係る一実施形態としての蛍光表示管駆動回路を含めたシステムの概略構成図である。

【図 2】

本発明に係る一実施形態としての外部コントローラと蛍光表示管駆動回路との間のデータ転送フォーマットについてのタイミングチャートである。

【図 3】

本発明に係る一実施形態としての蛍光表示管駆動回路のブロック図である。

【図 4】

本発明に係る一実施形態としてのグリッドドライバ又はセグメントドライバのブロック図である。

【図 5】

本発明に係る一実施形態としてのフィラメントパルス制御手段のブロック図である。

【図 6】

従来のフィラメントパルス電圧の異常を検出する仕組みを説明するための図である。

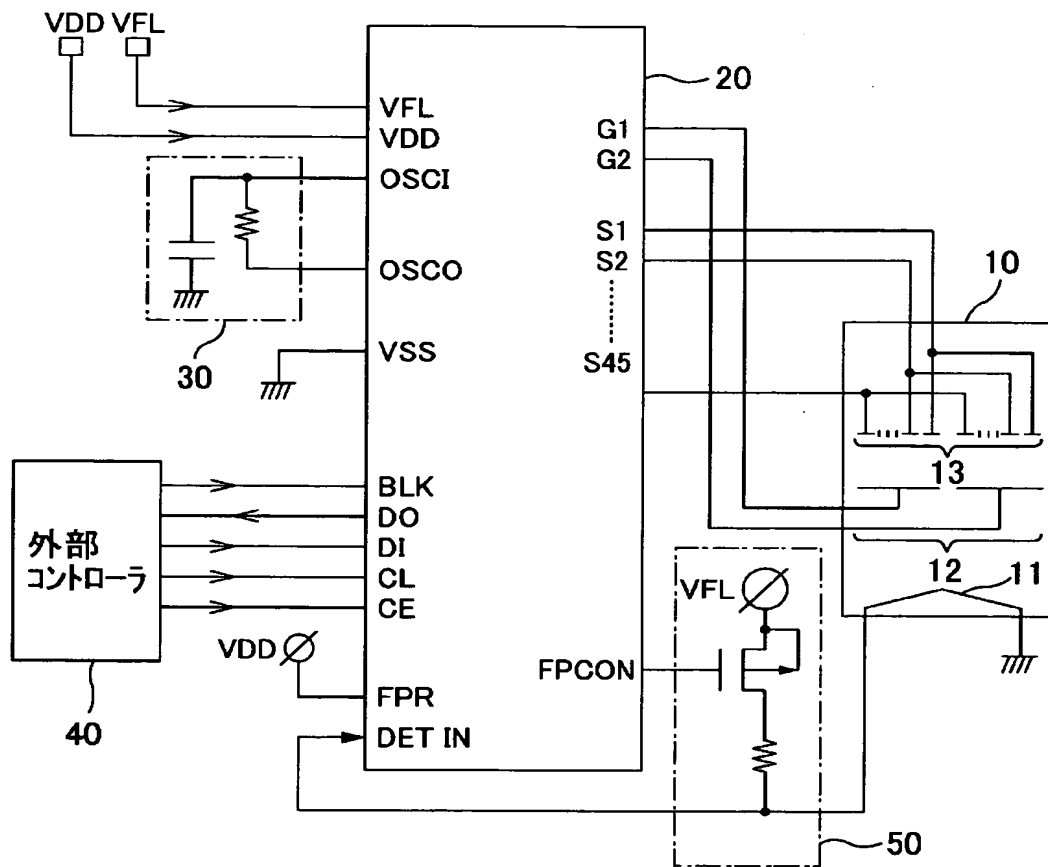
【符号の説明】

- 1 0 V F D
- 1 1 フィラメント
- 1 2 グリッド電極

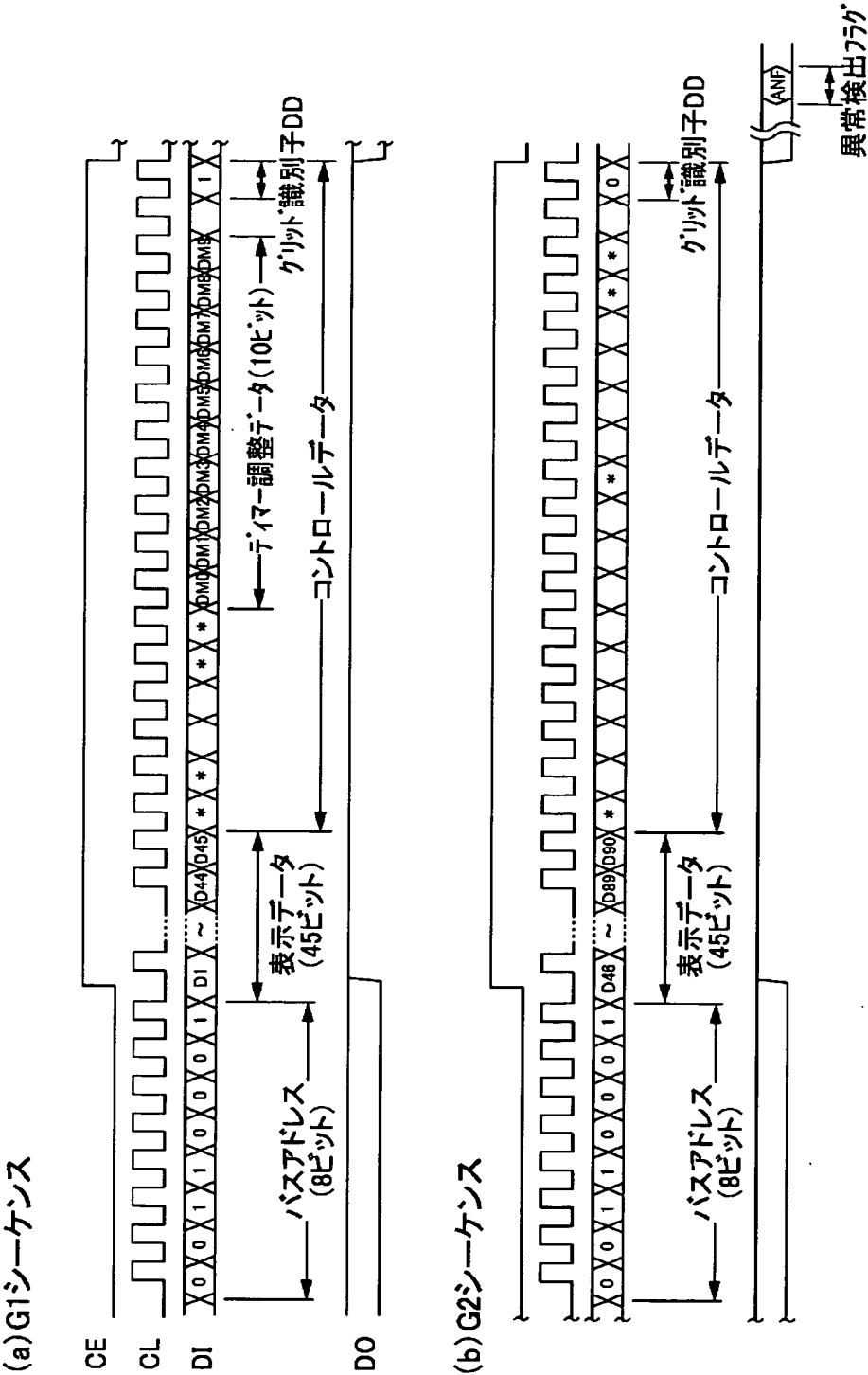
- 1 3 セグメント電極
- 2 0 V F D 駆動回路
- 2 0 1 インターフェース部
- 2 0 2 発振回路
- 2 0 3 分周回路
- 2 0 4 タイミング発生器
- 2 0 5 シフトレジスタ
- 2 0 6 コントロールレジスタ
- 2 0 7 ラッチ回路
- 2 0 8 マルチプレクサ
- 2 0 9 セグメントドライバ
- 2 1 0 グリッドドライバ
- 2 1 1 デイマー制御手段
- 2 1 2 フィラメントパルス制御手段
- 2 1 3 異常検出手段
- 3 0 外部発振器
- 4 0 外部コントローラ
- 5 0 スイッチング素子
- 8 0 パルス駆動信号生成手段
- 1 0 0 パルス駆動信号極性設定手段
- 1 1 0 フィラメント駆動回路
- 1 2 0 レベルシフト部
- 1 3 0 インバータ部
- 1 4 0 駆動信号出力部

【書類名】 図面

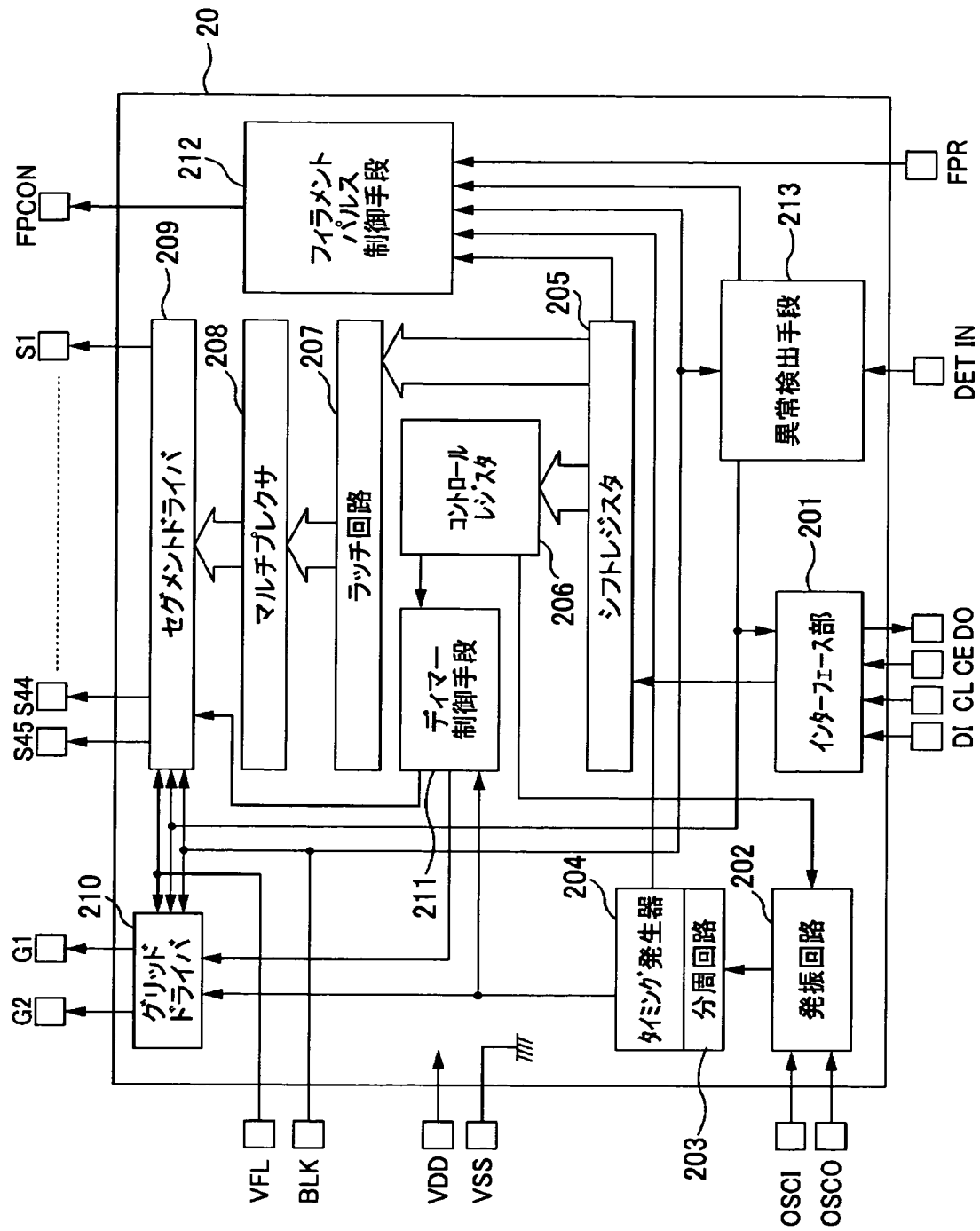
【図 1】



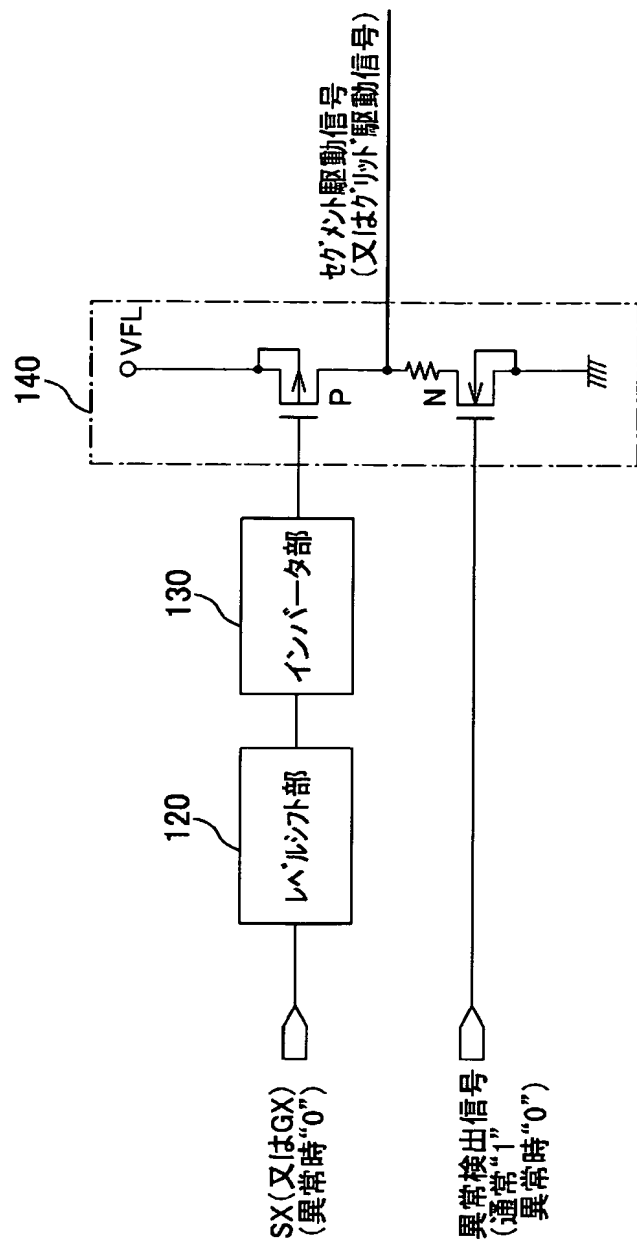
【図 2】



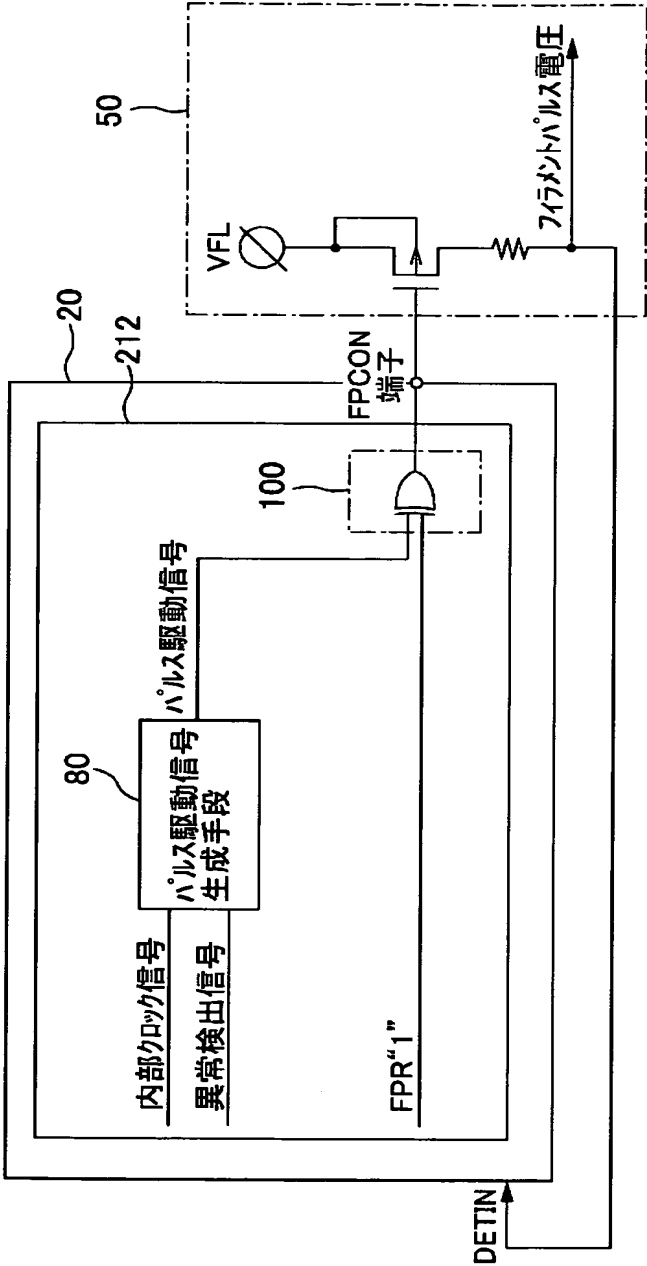
【図 3】



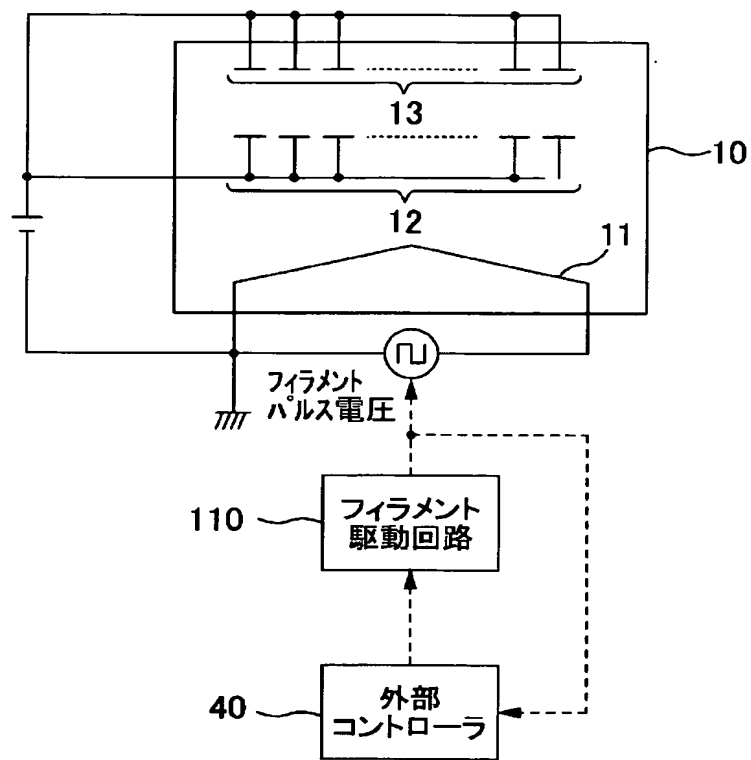
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【解決手段】 フィラメントと、グリッド電極と、セグメント電極と、を有する蛍光表示管に対して、前記フィラメントをパルス状のフィラメントパルス電圧にてパルス駆動するためのフィラメント駆動手段と、前記グリッド電極を駆動するためのグリッド駆動手段と、前記セグメント電極を駆動するためのセグメント駆動手段と、を有する前記蛍光表示管駆動回路であって、前記フィラメントパルス電圧のレベルが固定されたことを検出し、前記検出した結果を表す検出信号を出力する検出手段と、前記検出信号に基づき、前記フィラメント、前記グリッド電極又は前記セグメント電極の少なくとも一つの駆動を停止するように、前記フィラメント駆動手段、前記グリッド駆動手段、前記セグメント駆動手段の出力を制御する制御手段と、を有する。

【選択図】 図1

特願 2 0 0 3 - 0 8 6 4 6 5

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 8 8 9]

1. 変更年月日	1 9 9 3 年 1 0 月 2 0 日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通 2 丁目 5 番 5 号
氏 名	三洋電機株式会社